シミュレータ分類の整理

2017/8/29

Simulator名		回路解く蔵 (英語名:TAP-T)	PSIM	Simplorer	Nexxim	SIMetrix	SIMPLIS	HSPICE U-2003.03 -SP1, PSpice	LTspice	XTAP
数値積分法 numerical integral approch		デフォルト：後退オイラー法 選択可：台形法	PSIMソルバ：台形法 SPICEソルバ：台形法、変形台形法、ギア法から選択	選択：台形法，後退オイラー法	1) 台形法（デフォルト） 2) ギア法（後退オイラー） 3) NDF法（独自の可変ステップ積分法）	台形則、ギア法	遷移行列の級数展開近似	台形則(デフォルト)， ギア法	修正台形法 台形法,ギア法	2S-DIRK
回路の定式化 circuit formulation		修正節点解析法	修正節点解析法	修正接点解析法	修正接点解析法	修正節点解析法	区分的線形 状態変数解析法	修正節点解析法	修正節点解析法	スパースタブロー法
計算刻み		固定	固定（SPICEモード時可変）	可変	可変、固定	可変	可変	可変	可変	固定
SW素子モデル swiching device model		オン抵抗・オフ抵抗モデル	Level1:理想（on/off抵抗） Level2:3ステート （on/off/active） Level3: SPICEモデル（SPICEソルバ使用）	(1) 理想スイッチモデル，(2) 非線形抵抗モデル， (3) 等価回路モデル， (4) SPICE3f5モデル， (5) メーカモデル	1) 理想スイッチモデル (ON,OFF抵抗設定) 2) 非線形抵抗モデル 3) SPICEモデル 4) アナログ言語モデル (Verilog-A)	抵抗(on,off), SPICE半導体モデル	抵抗(on,off),抵抗と電圧依存容量(区分的線形)	(1)電圧依存型抵抗などの動作記述モデル、 (2)半導体素子モデル、 (3)上記を組み合わせたモデル	抵抗(on,off), SPICE半導体モデル	(1) 理想スイッチモデル (2) オン抵抗・オフ抵抗モデル (3) 非線形抵抗素子モデル (4) ギャップ放電モデル
補間 interpolation	有無	無	ゼロクロス補正		無					無（※備考を参照）
	対象		電流、電圧							—
求解法 seeking solution method		LU分解法	LU分解法	LU分解法，疎行列LU分解法	LU分解法	KLU, Sparse 1.3	POP(周期定常);周期定常動作点状態変数相対周期誤差収束(def. 10^-12)		Solver:Normal,Alternate(3桁高精度)， FPU:self-authoring code(データ取込速度改善)	LU分解法
連成/連携	有無	無(検討中)	有	有	有					無
	連成対象		SimuLink JMAG ModelSim(FPGA RTL)	電磁界解析（Maxwell，Q3D），熱流体解析（Fluent），機構解析（ANSYS RBD），システム（SCADE，MATLAB/Simulink，Mathcad，）デジタル（ModelSim），FMI2.0-CS	電磁界解析（HFSS，Q3D），Matlab(.m)	coupled direct matrix analog and digital, Verilog-HDL:Icarus, ModelSim, ADIsimPE(Analog Devicesライブラリ使用フリー版)	Verilog-HDL:Icarus, ModelSim, ADIsimPE(Analog Devicesライブラリ使用フリー版)		QuickField (L->Crnt->Field), CR-8000: LTspice netlist生成 Egle: LTspice回路図取込	—
	連携対象		SimuLink，JMAG，EMSolution，MagNet，ModelSim							
出典 / 備考			出展：PSIM ESSENTIAL GUIDE	出展：Simplorer ヘルプドキュメント等	出展：ANSYS Circuitヘルプドキュメント	SIMetrix Simulator Reference Manual，SIMetrix/SIMPLIS 8.1統合	SIMPLIS Referece Manual, USP 4,918,643 Method and Appratus for substantially improving the throughput of circuit simulators		LTspice XVII manual, SPICE Differentiation (M. Engelhardt, LT journal of Analog Innovation Vol.26-4) http://ltwiki.org/?title=Components_Library_and_Circuits	出典： ・電中研TOPICS「進化を続ける電力系統解析プログラムの現在」vol.12 （http://criepi.denken.or.jp/research/topics/pdf/201208vol12.pdf） ・XTAPユーザサポートページ （https://www.xtap.jp） 備考：2S-DIRKが数学的に数値振動を持続させない積分手法であるため，補間自体が不要となる
		石川委員長	松野委員（Mywayプラス）	関末委員(アンシス・ジャパン)	関末委員(アンシス・ジャパン)	斉藤委員	斉藤委員		斉藤委員	関場委員（電力計算センター）

Simulator名		ATP	PSCAD	EMTP-RV	SABER	MATLAB/Simulink	PLECS	Maple/MapleSim	ELDO	SystemVision
数値積分法		台形則	台形則	台形則＋後退オイラー (デフォルト)， 台形則のみ	ギア1次,2次(デフォルト)， 台形則(＋後退オイラー)	SimPowerSystems(Simscape PowerSystem)推奨ソルバ 固定ステップ:Tustin(台形則)，後退オイラー法 可変ステップ:陰的なRunge-Kutta(ode23tb) 選択するソルバによって変更される複数の数値積分法を実装　※詳細情報: https://jp.mathworks.com/help/simulink/ug/types-of-solvers.html	PLECS Standalone： DOPRIソルバ （Dormand-Prince pair=5次精度陽的Runge-Kutta法：可変ステップ非stiffソルバ） RADAUソルバ （Radau IIa=5次精度陰的Runge-Kutta法：可変ステップstiffソルバ） 離散ソルバ （Forward-Euler法：固定ステップソルバ） PLECS Blockset： Simulinkソルバを使用	Runge-Kutta,Cash-Karp,Rosenbcok, 陽的Euler,陰的Euler,Runge-Kutta	台形法(デフォルト)， 後退オイラー， ギア法	台形法(デフォルト)， 後退オイラー， ギア法
回路の定式化		節点解析法	節点解析法	修正節点解析法	修正節点解析法	状態変数解析法	状態変数解析法	状態変数解析法?	修正節点解析法	修正節点解析法
計算刻み		固定	固定	固定	可変，固定	可変，固定	可変，固定	可変，固定	可変，固定 ※電圧，電流許容誤差指定による自動刻みも利用可能	可変，固定 ※電圧，電流許容誤差指定による自動刻みも利用可能
SW素子モデル		理想スイッチモデル	可変抵抗として実装	(1)理想スイッチモデル， (2)非線形素子モデル， (3)ギャップ放電モデル有り	(1)理想スイッチモデル，(2)非線形抵抗モデル，(3)等価回路モデル，(4)SPICEモデル， (5)メーカモデル	可変抵抗 ＋直列L	理想スイッチモデル	(1)理想スイッチモデル (2)非線形抵抗	1) 理想スイッチモデル (ON,OFF抵抗設定可) 2) 非線形抵抗モデル 3) アナログ言語モデル ※SW時の扱い: SPICE収束計算に基づく時間刻みを小さくして再計算	1) 理想スイッチモデル (ON,OFF抵抗設定可) 2) 非線形抵抗モデル 3) アナログ言語モデル ※SW時の扱い: SPICE収束計算に基づく時間刻みを小さくして再計算
補間	有無	無	有	有	有					
	対象		電流ゼロ点の検出	不連続発生時に時間ステップを半分にして後退オイラー法を適用する	（A/D連携のCalaveras algoritmなど）					
求解法					(非線形処理)Newton-Raphson法 or Katzenelson法、(連立方程式)スパースLU分解法					
連成/連携	有無				有		有			
	連成対象				Matlab，JMAG等	電磁場(JMAG，EMSolution)，電気回路(PSIM)，振動・熱(ANSYS)	MATLAB/Simulink			
	連携対象									
出典 / 備考		ダイオードスイッチングの1-時間ステップ遅れを防止するGIFU switching logicが装備されている。但し、スイッチ素子が多数の場合は収束しないことがある。			Saber User Guide等	MATLAB/Simulnkヘルプドキュメント	PLECS User Manual http://www.plexim.com/sites/default/files/plecsmanual.pdf	※上記は、MapleSimについて ※ODEで解くわけではなく、Index-1 の DAE で計算し、収束計算による補正は行う。	制御系との接続: 遅れなし 得意分野: IC設計、PCB設計のアナログ回路解析分野で多く利用され、アナデジ混在解析にも利用可能	制御系との接続: 遅れなし 得意分野: PCB設計のアナログ回路解析分野で多く利用され、アナデジ混在解析分野にも利用可能
		木村委員(大阪工業大学)	木村委員(大阪工業大学)	木村委員(大阪工業大学)	加藤委員（同志社大学）	香川委員（KESCO），井上	香川委員（KESCO）	重松委員（サイバネットシステム	上田様(メンター・グラフィックス・ジャパン)	

補間: スイッチングの瞬間（ゼロクロス時刻）を計算刻みに関係なく求められる場合は「有」

出展資料: GoogleDrive(もしくは委員会HP)で共有する。

※緑色のテキスト：資料I7-06の情報